



(19)

(11) Publication number: 2000068142 A

Generated Document.

PATENT ABSTRACTS OF JAPAN

(21) Application number: 10238558

(51) Intl. Cl.: H01F 41/04 H01F 17/00

(22) Application date: 25.08.98

(30) Priority:

(43) Date of application
publication: 03.03.00(84) Designated contracting
states:

(71) Applicant: MURATA MFG CO LTD

(72) Inventor: SASAKI TOSHIYA
UCHIYAMA KAZUYOSHI
KAWAGUCHI MASAHIKO
IIDA NAOKI

(74) Representative:

**(54) MANUFACTURE OF
INDUCTOR**

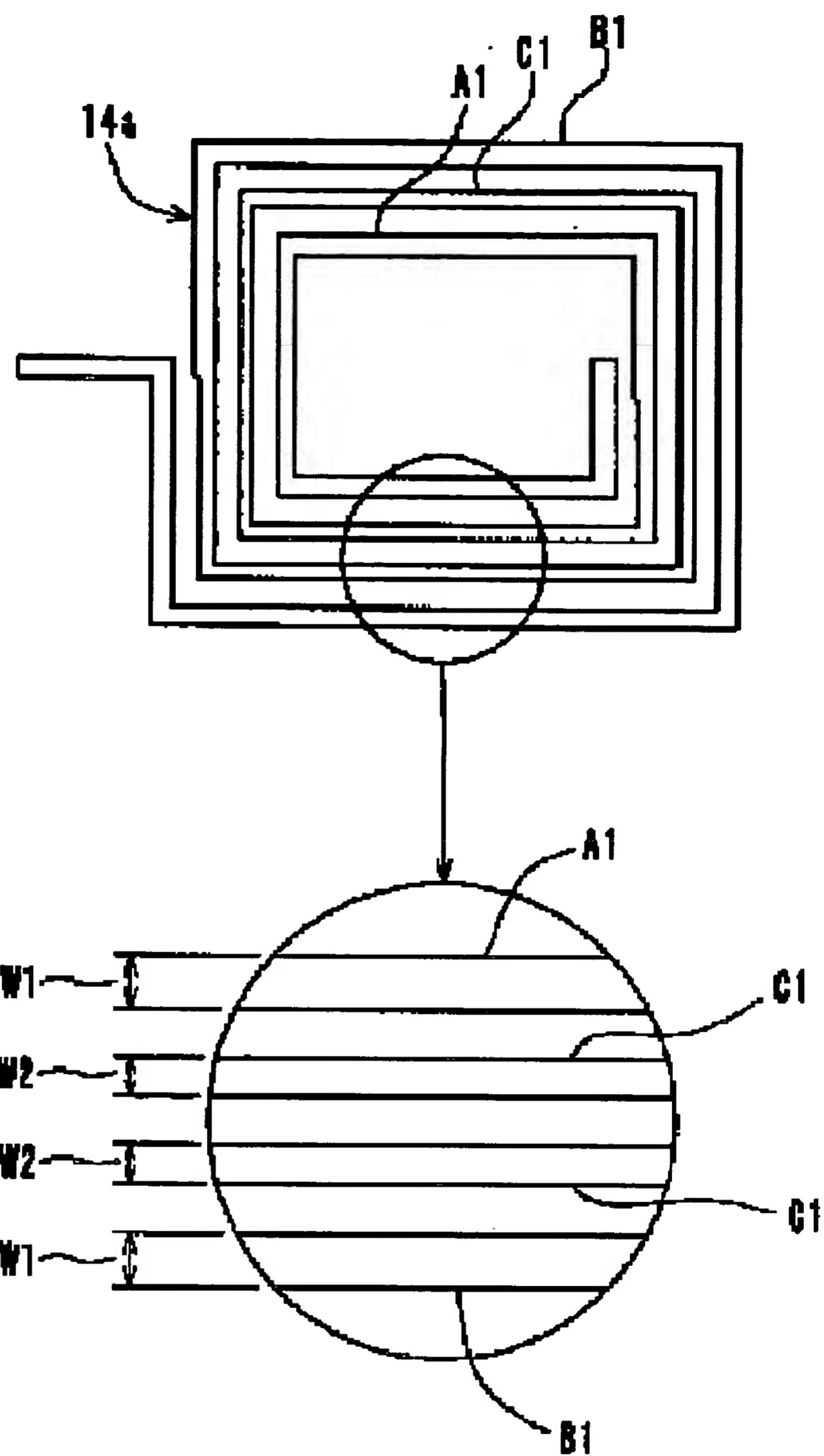
(57) Abstract:

PROBLEM TO BE SOLVED: To provide a small-sized inductor provided with a large inductance value without being peeled off from a substrate for which the width of a coil conductor pattern is uniform.

SOLUTION: To a photo mask utilized at the time of forming a spiral coil conductor pattern on the surface of a mother board, plural mask patterns 14a are arranged in a matrix shape. For the mask patterns 14a, the pattern width W1 of the inner peripheral part A1 and the outer peripheral part B1 is 1.1-1.2 times of the pattern width W2 of an intermediate part C1 positioned between the inner peripheral part A1 and the outer peripheral part B1. Further, the pattern width of the mask pattern arranged on an outermost side is set to 1.1-1.2 times of the pattern width of the mask pattern 14a

arranged on the inner side.

COPYRIGHT: (C)2000,JPO



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-68142

(P2000-68142A)

(43)公開日 平成12年3月3日 (2000.3.3)

(51)Int.Cl.⁷H 01 F 41/04
17/00

識別記号

F I

H 01 F 41/04
17/00

テマコード (参考)

C 5 E 0 6 2
B 5 E 0 7 0

審査請求 有 請求項の数 6 O L (全 7 頁)

(21)出願番号 特願平10-238558

(22)出願日 平成10年8月25日 (1998.8.25)

(71)出願人 000006231

株式会社村田製作所

京都府長岡市天神二丁目26番10号

(72)発明者 佐々木 俊哉

京都府長岡市天神二丁目26番10号 株式
会社村田製作所内

(72)発明者 内山 一義

京都府長岡市天神二丁目26番10号 株式
会社村田製作所内

(74)代理人 100091432

弁理士 森下 武一

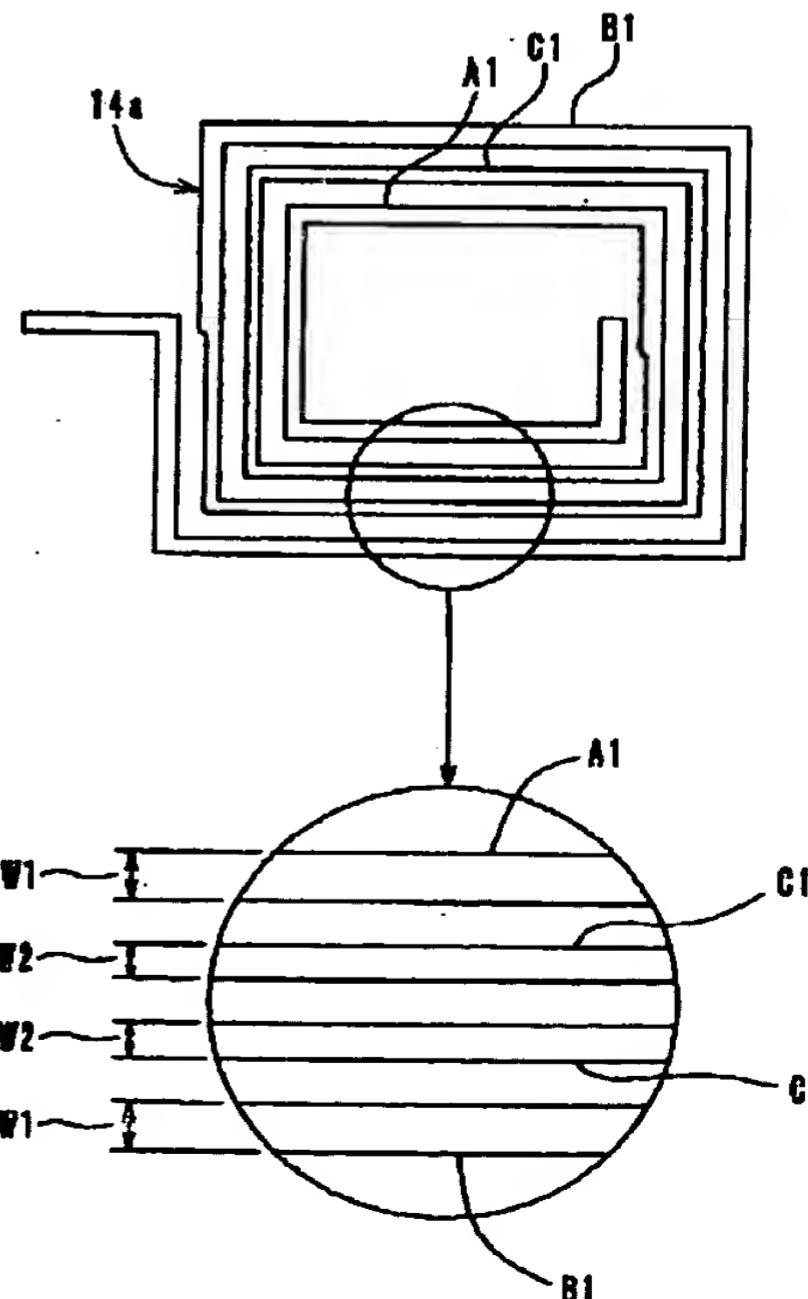
最終頁に続く

(54)【発明の名称】 インダクタの製造方法

(57)【要約】

【課題】 コイル導体パターンの幅が均一で基板から剥離することができなく、小型で大きなインダクタンス値を有するインダクタを得る。

【解決手段】 マザーベース板の表面にスパイラル状コイル導体パターンを形成する際に利用するフォトマスクには、複数のマスクパターン14 (14a, 14b) がマトリックス状に配置されている。マスクパターン14 (14a, 14b) は、その内周部分A1や外周部分B1のパターン幅W1が、内周部分A1と外周部分B1の間に位置する中間部分C1のパターン幅W2の1.1~1.2倍になっている。さらに、最外側に配置されているマスクパターン14bのパターン幅は、その内側に配置されているマスクパターン14aのパターン幅の1.1~1.2倍に設定されている。



【特許請求の範囲】

【請求項1】 絶縁基板の表面に設けられたスパイラル状コイル導体パターンを有するインダクタの製造方法において、

前記スパイラル状コイル導体パターンに対応するマスクパターンを有し、かつ、スパイラル形状の前記マスクパターンの内周部分及び外周部分のパターン幅を、前記内周部分と前記外周部分との間に位置している中間部分のパターン幅より太く設定したフォトマスクを用いて、前記スパイラル状コイル導体を形成したことを特徴とするインダクタの製造方法。

【請求項2】 前記絶縁基板の表面に導電材料を膜状に付与し、該導電材料の上に感光性のレジスト膜を形成した後、前記フォトマスクを用いて前記レジスト膜を露光及び現像処理し、該現像処理後に残った前記レジスト膜で被覆された部分を残して前記導電材料をエッチング液で除去し、前記スパイラル状コイル導体を形成することを特徴とする請求項1記載のインダクタの製造方法。

【請求項3】 前記絶縁基板の表面に感光性導電材料を膜状に付与した後、前記フォトマスクを用いて前記感光性導電材料を露光及び現像処理し、前記スパイラル状コイル導体を形成することを特徴とする請求項1記載のインダクタの製造方法。

【請求項4】 マザー基板の表面に複数のスパイラル状コイル導体パターンを設けた後、前記マザー基板を所定の製品サイズ毎に切り出すインダクタの製造方法において、

前記スパイラル状コイル導体パターンに対応するマスクパターンを複数有し、かつ、前記マザー基板の外縁部分に位置するスパイラル状コイル導体パターンに対応する前記マスクパターンのパターン幅を、該マスクパターンの内側に位置するマスクパターンのパターン幅より太く設定したフォトマスクを用いて、複数の前記スパイラル状コイル導体を形成したことを特徴とするインダクタの製造方法。

【請求項5】 前記絶縁基板の表面に導電材料を膜状に付与し、該導電材料の上に感光性のレジスト膜を形成した後、前記フォトマスクを用いて前記レジスト膜を露光及び現像処理し、該現像処理後に残った前記レジスト膜で被覆された部分を残して前記導電材料をエッチング液で除去し、前記スパイラル状コイル導体を複数形成することを特徴とする請求項4記載のインダクタの製造方法。

【請求項6】 前記絶縁基板の表面に感光性導電材料を膜状に付与した後、前記フォトマスクを用いて前記感光性導電材料を露光及び現像処理し、前記スパイラル状コイル導体を複数形成することを特徴とする請求項4記載のインダクタの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はインダクタの製造方法に関し、特に、プリント基板の表面に実装される表面実装型のインダクタの製造方法に関する。

【0002】

【従来の技術】従来より、この種のインダクタの製造方法としては、例えば、図11に示すように、マザー基板1の表面に導体膜2を形成し、該導体膜2の上に、感光性レジスト膜3を形成する。次に、図12に示すようにスパイラル状のマスクパターン4がマトリックス状に形成されたフォトマスク5をレジスト膜3上に被せて露光した後、レジスト膜3を現像処理し、所望のパターン形状をしたレジスト被覆部を残して、レジスト膜3を除去する。このとき用いられるフォトマスク5のマスクパターン4は、全て一定のパターン幅を有している。

10

【0003】次いで、マザー基板1をエッティング液に浸漬してエッティングを行うディップエッティングと呼ばれる手法や、ベルトによって搬送されているマザー基板1にエッティング液を噴射させて当ててエッティングを行うベルト搬送式エッティングと呼ばれる手法により、レジスト被

20

覆部から露出した部分の導体膜2を除去する。これにより、図13に示すようなスパイラル状のコイル導体パターン6がマトリックス状に配置されたマザー基板1を得る。この後、マザー基板1を製品サイズ毎に切り出す。

【0004】

【発明が解決しようとする課題】ところで、通常、導体膜2をディップエッティングやベルト搬送式エッティングでエッティングすると、図13に示すマザー基板1上の各コイル導体パターン6の外周部分6aや内周部分6bにおけるエッティング液の流れが、外周部分6aと内周部分6bの間に位置する中間部分6cよりも速くなる。なお、外周部分6a及び内周部分6bは図13のコイル導体パターン6の拡大平面図において斜線で表示している。このため、外周部分6a及び内周部分6bでのエッティング速度が速くなり、中間部分6cパターン幅を最適値にすると、外周部分6a及び内周部分6bのパターン幅が、所望のパターン幅よりも細くなる傾向がある。特に、小型でしかも大きなインダクタンスを得るため、マスクパターン4のパターン幅を細くした場合には、コイル導体パターン6の外周部分6a及び内周部分6bのパターン幅がより細くなる。従って、コイル導体パターン6とマザー基板1との接合面積が小さくなつて固着力が低下し、これらの部分6a, 6bを起点としてコイル導体パターン6がマザー基板1から剥離するという問題があつた。

30

【0005】また、ディップエッティングやベルト搬送式エッティングでエッティングした場合、一般に、マザー基板1の外縁部分に位置するコイル導体パターン6(図13のマザー基板1の平面図において斜線で表示)におけるエッティング速度が、その内側に位置するコイル導体パターン6におけるエッティング速度より速くなる。このた

40

め、マザーベース板1の中央部分のコイル導体パターン6のパターン幅を最適値にすると、外縁部分に位置するコイル導体パターン6のパターン幅が細くなり過ぎて、コイル導体パターン6がマザーベース板から剥離することもあった。

【0006】そこで、本発明の目的は、コイル導体パターンのパターン幅が安定で基板から剥離することができなく、小型で大きなインダクタンス値を有するインダクタの製造方法を提供することにある。

【0007】

【課題を解決するための手段】以上の目的を達成するため、本発明に係るインダクタの製造方法は、絶縁基板の表面に設けられたスパイラル状コイル導体パターンを有するインダクタの製造方法であって、前記スパイラル状コイル導体パターンに対応するマスクパターンを有し、かつ、スパイラル形状の前記マスクパターンの内周部分及び外周部分のパターン幅を、前記内周部分と前記外周部分との間に位置している中間部分のパターン幅より太く設定したフォトマスクを用いて、前記スパイラル状コイル導体を形成したことを特徴とする。

【0008】また、本発明に係るインダクタの製造方法は、マザーベース板の表面に複数のスパイラル状コイル導体パターンを設けた後、前記マザーベース板を所定の製品サイズ毎に切り出すインダクタの製造方法であって、前記スパイラル状コイル導体パターンに対応するマスクパターンを複数有し、かつ、前記マザーベース板の外縁部分に位置するスパイラル状コイル導体パターンに対応する前記マスクパターンのパターン幅を、該マスクパターンの内側に位置するマスクパターンのパターン幅より太く設定したフォトマスクを用いて、複数の前記スパイラル状コイル導体を形成したことを特徴とする。

【0009】より具体的には、絶縁基板の表面に導電材料を膜状に付与し、該導電材料の上に感光性のレジスト膜を形成した後、前記フォトマスクを用いて前記レジスト膜を露光及び現像処理し、該現像処理後に残った前記レジスト膜で被覆された部分を残して前記導電材料をエッチング液で除去し、前記スパイラル状コイル導体を形成する。あるいは、絶縁基板の表面に感光性導電材料を膜状に付与した後、前記フォトマスクを用いて前記感光性導電材料を露光及び現像処理し、前記スパイラル状コイル導体を形成する。

【0010】

【作用】以上の構成により、フォトマスクは、マスクパターンの外周部分や内周部分のパターン幅が、内周部分と外周部分との間に位置している中間部分のパターン幅より太くなっている。従って、このフォトマスクを用いてスパイラル状コイル導体パターンを形成すると、たとえコイル導体パターンの外周部分や内周部分でのエッチングや現像が中間部分より速く進んでも、最終的には、コイル導体パターンの外周部分や内周部分のパターン幅

は中間部分のパターン幅と略等しくなる。

【0011】また、フォトマスクは、マザーベース板の外縁部分に位置するコイル導体パターンに対応するマスクパターンのパターン幅が、該マスクパターンの内側に位置するマスクパターンのパターン幅より太くなっている。従って、このフォトマスクを用いてスパイラル状コイル導体パターンを形成すると、たとえマザーベース板の外縁部分に位置するコイル導体パターンでのエッチングや現像が、マザーベース板の中央部分に位置するコイル導体パターンでのエッチングや現像より速く進んでも、最終的には、マザーベース板上の全てのコイル導体パターンのパターン幅が略等しくなる。

【0012】

【発明の実施の形態】以下、本発明に係るインダクタの製造方法の実施の形態について添付の図面を参照して説明する。

【0013】【第1実施形態、図1～図10】図1に示すように、インダクタ10は、絶縁性基板11aと、この絶縁性基板11a上に設けられたスパイラル状のコイル導体パターン12a、引出しパターン25及び外部電極33、34等からなる。コイル導体パターン12aは、3ターン以上、より好ましくは4ターン以上のものが適している。コイル導体パターン12aと引出しパターン25は、ピアホール31を介して電気的に直列に接続されている。そして、外部電極33はコイル導体パターン12aの一端に電気的に接続され、外部電極34は引出しパターン25の一端に電気的に接続されている。

【0014】このインダクタ10の製造方法を図2～図10を参照して説明する。コイル導体パターン12aは、フォトリソグラフ技術とウェットエッチング技術とを組み合わせた方法で形成される。すなわち、図2に示すように、印刷、スパッタリングもしくは蒸着等の手法を用いて、マザーベース板11の表面全面に、Ag(銀)もしくはCu(銅)等からなる導体膜12を形成する。マザーベース板11の材料としては、誘電体材料や磁性体材料等のセラミック材料が用いられる。導体膜12の上に、スピンドルもしくはロールコート等の手法を用いて、感光性レジスト膜13を形成する。

【0015】その後、図3に示すように、マスクパターン14(14a, 14b)が、最外側にマスクパターン14bを配置し、その内側にマスクパターン14aを配置し、全体としてマトリックス状に配置されたフォトマスク15を、レジスト膜13上に被せて露光する。マスクパターン14(14a, 14b)は、図4に示すように、スパイラル形状をしている。マスクパターン(14a, 14b)は、その内周部分A1や外周部分B1のパターン幅W1が、内周部分A1と外周部分B1の間に位置する中間部分C1のパターン幅W2の1.1～1.2倍になっている。さらに、最外側に配置されているマスクパターン14bのパターン幅は、その内側に配置され

ているマスクパターン14aのパターン幅の1.1～1.2倍に設定されている。数値を使ってさらに具体的に説明する。例えば、マスクパターン14aの中間部分C1のパターン幅W2を「1」としたとき、マスクパターン14aの内周部分A1や外周部分B1のパターン幅W1は「1.1」～「1.2」であり、マスクパターン14bの中間部分C1のパターン幅W2は「1.1」～「1.2」であり、マスクパターン14bの内周部分A1や外周部分B1のパターン幅W1は約「1.2」～「1.4」である。

【0016】次に、露光されたレジスト膜13は現像処理され、図5に示すように、導体膜12上に所定のパターン形状を有したレジスト被覆部13a, 13bを残して、レジスト膜13を除去する。レジスト被覆部13a, 13bは、フォトマスク15のマスクパターン14a, 14bにそれぞれ対応して形成されている。レジスト被覆部13bは導体膜12の最外側に配置され、これらのレジスト被覆部13bの内側にレジスト被覆部13aが配置されている。レジスト被覆部13a, 13bは、その内周部分A2や外周部分B2のパターン幅が、内周部分A2と外周部分B2の間に位置する中間部分C2のパターン幅の1.1～1.2倍になっている。さらに、最外側に配置されているレジスト被覆部13bのパターン幅は、その内側に配置されているレジスト被覆部13aのパターン幅の1.1～1.2倍に設定されている。

【0017】次いで、ディップエッチングもしくはベルト搬送式エッチングにより、レジスト被覆部13a, 13bにより被覆された部分を残し、導体膜12をエッチング液で除去する。これにより、図6に示すように、マトリックス状に配置されたスパイラル状のコイル導体パターン12a, 12bを有するマザー基板11が得られる。このとき、レジスト被覆部13a, 13bは、図4からも分かるように、エッチング液の流速が速くエッチング速度が速い外周部分B2や内周部分A2のパターン幅が中間部分C2のパターン幅よりも太いので、コイル導体パターン12a, 12bの外周部分B3や内周部分A3のパターン幅は中間部分C3のパターン幅と略等しくなる。さらに、エッチング速度が速いマザー基板11の最外側に配置されているレジスト被覆部13bのパターン幅が、レジスト被覆部13bの内側に配置されているレジスト被覆部13aのパターン幅より太いので、コイル導体パターン12aとコイル導体パターン12bのそれぞれのパターン幅は略等しくなる。この結果、マザー基板11の表面に形成された複数のコイル導体パターン12a, 12bのパターン幅を均一化することができる。

【0018】次に、図7に示すように、感光性ポリイミド等の感光性絶縁材料21をスピンドルコート又はロールコート等の手法を用いて、マザー基板11の上に膜状に付

与する。そして、図8に示すように、感光性絶縁材料21の上にフォトマスク40を被せる。フォトマスク40は、コイル導体パターン12aに電気的に接続するピアホール31(図1参照)に対応する光透過部分41と遮光部分42を有している。フォトマスク40を通して感光性絶縁材料21を露光した後、フォトマスク40を外して現像すると、感光性絶縁材料21の露光部分が除去され、図9に示すように、ピアホール31用の孔30を有する層間絶縁層22が形成される。

10 【0019】その後、図10に示すように、導体膜24を印刷、スパッタリングもしくは蒸着等の手法を用いてマザー基板11上に付与する。次に、コイル導体パターン12a, 12bを形成した際に用いた、フォトリソグラフ技術とウェットエッチング技術とを組み合わせた方法で引出しパターン25(図1参照)を形成する。この引出しパターン25はピアホール31を介してコイル導体パターン12a(又は12b)に電気的に接続している。この後、ポリイミド樹脂材等の絶縁材料を使用して外装保護膜を形成する。さらに、マザー基板11をスクリップブレイクもしくはダイシングにより所定の製品サイズ毎に切り出す。次に、図1のコイル導体パターン12a(12b)の一端及び引出しパターン25の一端にそれぞれ接続される外部電極33, 34を、スパッタリングやめっき等の手法により、絶縁性基板11aの両端部に形成する。こうして、図1に示すような表面実装型のインダクタ10が得られる。

20 【0020】【第2実施形態】第2実施形態は、前記第1実施形態において、コイル導体パターン12a, 12bの材料として感光性導電材料を用いてインダクタ10を製造した場合について説明する。

30 【0021】マザー基板11上に感光性導電材料を膜状に付与する。次に、該感光性導電材料を、図3及び図4のマスクパターン14(14a, 14b)を有したフォトマスク15を通して露光した後、現像して感光性導電材料の不要部分を除去する。これにより、マザー基板11上にコイル導体パターン12a, 12bが形成される。その後、熱処理を行う。このようにすれば、第1実施形態のレジスト膜13の形成工程を省略することができ、インダクタ10の製造効率が向上する。

40 【0022】【他の実施形態】なお、本発明に係るインダクタの製造方法は前記実施形態に限定するものではなく、その要旨の範囲内で種々に変更することができる。例えば、スパイラル形状の各マスクパターンを、内周部から外周部に向かうにつれてそのパターン幅が漸増するようにもよい。このようにすれば、得られるコイル導体パターンのパターン幅がより均一になる。また、マスクパターンを、マザー基板の中心から周辺部に向かってパターン幅が漸増するようにもよい。このようにすれば、マザー基板に設けられた全てのコイル導体パターンのパターン幅がより均一になる。

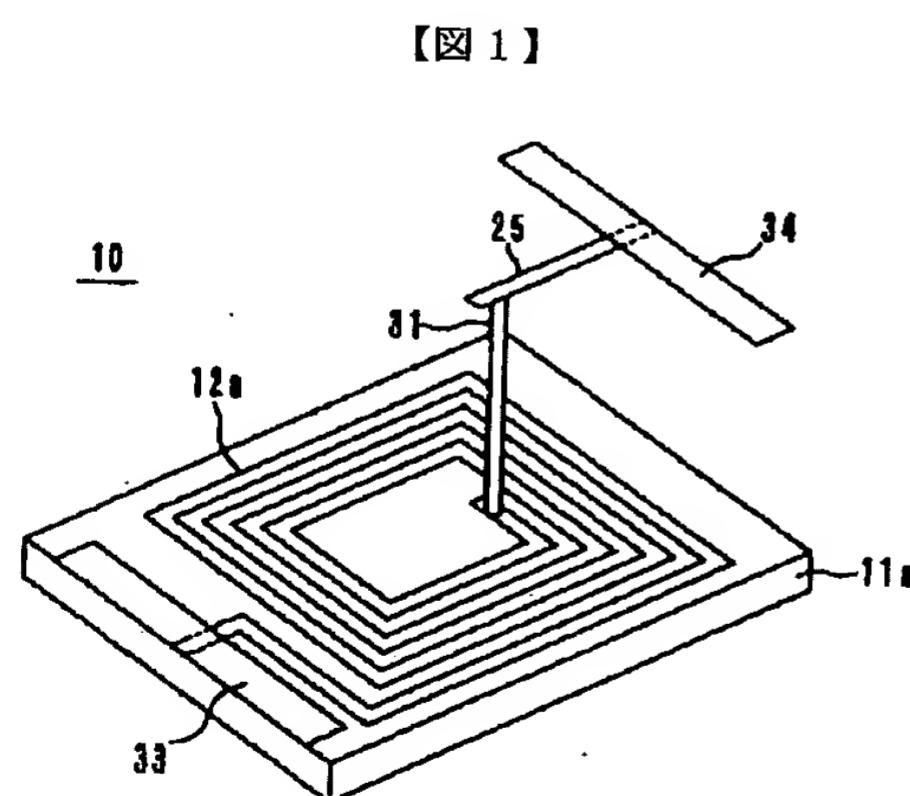
【0023】

【発明の効果】以上の説明で明らかなように、本発明によれば、フォトマスクのマスクパターンの外周部分や内周部分のパターン幅が、内周部分と外周部分との間に位置している中間部分のパターン幅より太くなっているので、このフォトマスクを用いてスパイラル状コイル導体パターンを形成すると、たとえコイル導体パターンの外周部分や内周部分でのエッチングや現像が中間部分より速く進んでも、最終的には、コイル導体パターンの外周部分や内周部分のパターン幅を中間部分のパターン幅と略等しくできる。

【0024】また、フォトマスクは、マザー基板の外縁部分に位置するコイル導体パターンに対応するマスクパターンのパターン幅が、該マスクパターンの内側に位置するマスクパターンのパターン幅より太くなっているので、このフォトマスクを用いてスパイラル状コイル導体パターンを形成すると、たとえマザー基板の外縁部分に位置するコイル導体パターンでのエッチングや現像が、マザー基板の中央部分に位置するコイル導体パターンでのエッチングや現像より速く進んでも、最終的には、マザー基板上の全てのコイル導体パターンのパターン幅を略等しくすることができる。この結果、マザー基板の表面に形成された複数のコイル導体パターンのパターン幅を均一化することができ、小型で大きなインダクタンス値を有する信頼性の高いインダクタを得ることができる。

【図面の簡単な説明】

【図1】本発明に係るインダクタの製造方法の第1実施形態を示す斜視図。



【図2】図1に示したインダクタの製造方法を示す斜視図。

【図3】図1に示したインダクタの製造に利用されるフォトマスクの平面図。

【図4】図3に示したフォトマスクのマスクパターンの平面図。

【図5】図2に続く製造工程を示す斜視図。

【図6】図5に続く製造工程を示す斜視図。

【図7】図6に続く製造工程を示す断面図。

【図8】図7に続く製造工程を示す断面図。

【図9】図8に続く製造工程を示す断面図。

【図10】図9に続く製造工程を示す断面図。

【図11】従来のインダクタの製造工程を示す斜視図。

【図12】従来のインダクタに利用されるフォトマスクの平面図。

【図13】図11に続く製造工程を示す斜視図。

【符号の説明】

10…インダクタ

11…マザー基板

11a…絶縁性基板

12…導体膜

12a, 12b…コイル導体パターン

13…感光性レジスト膜

13a, 13b…レジスト被覆部

14a, 14b…マスクパターン

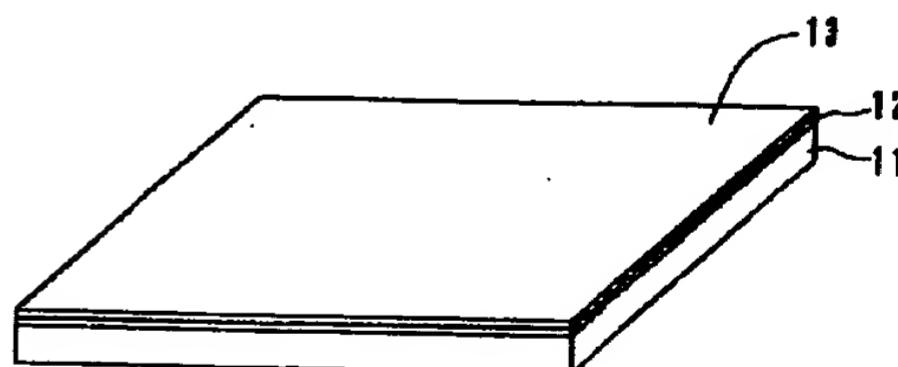
15…フォトマスク

A1, A2, A3…内周部分

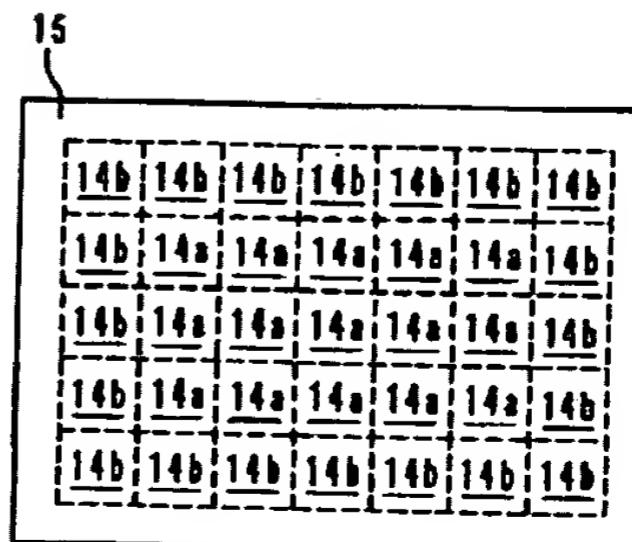
B1, B2, B3…外周部分

C1, C2, C3…中間部分

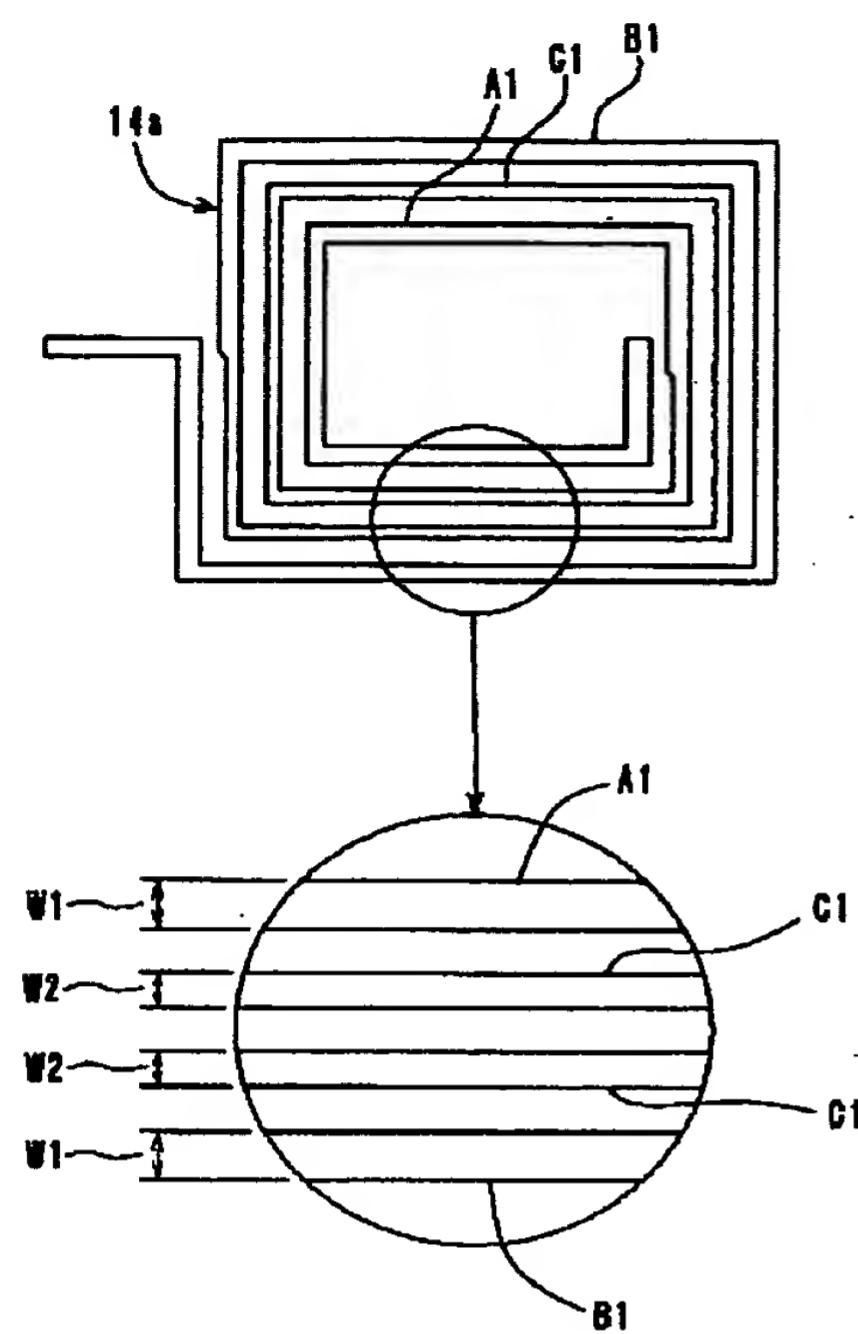
【図2】



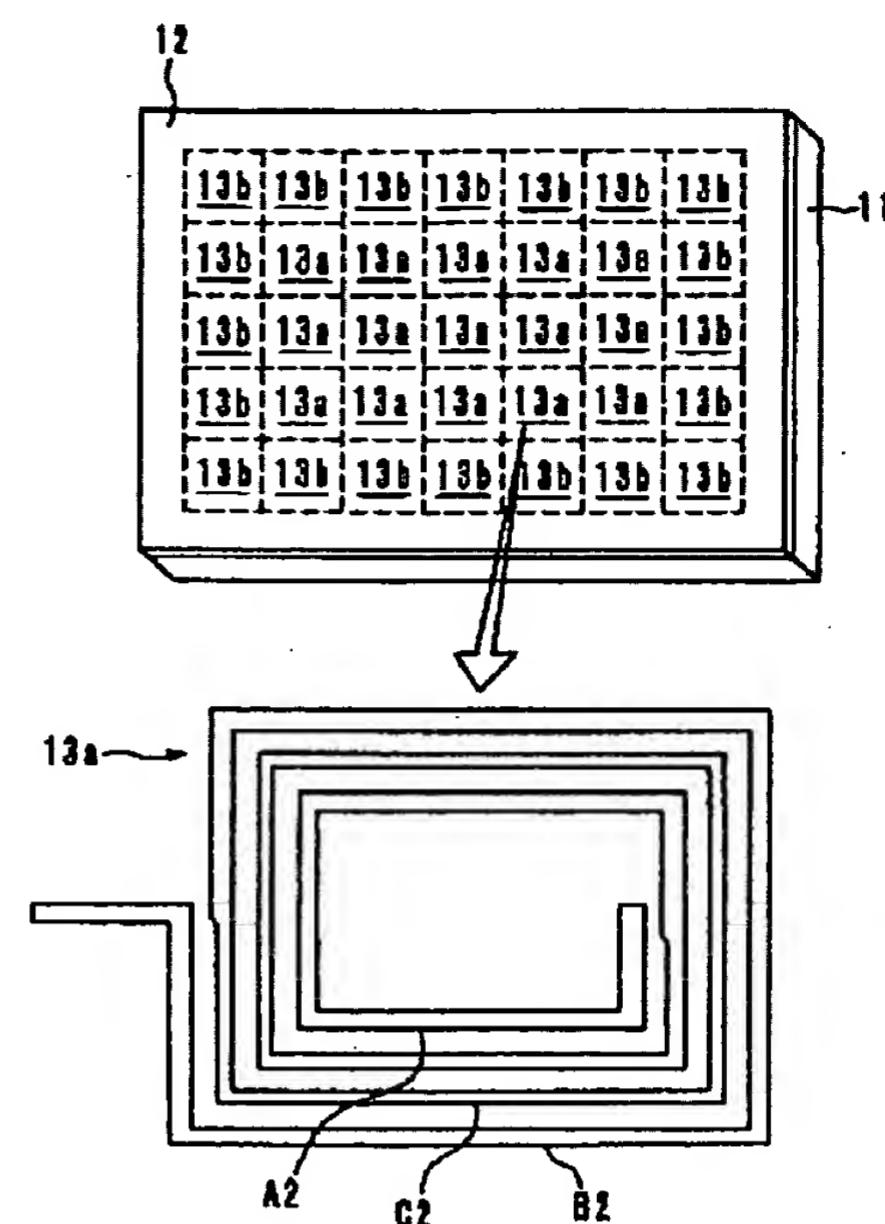
【図3】



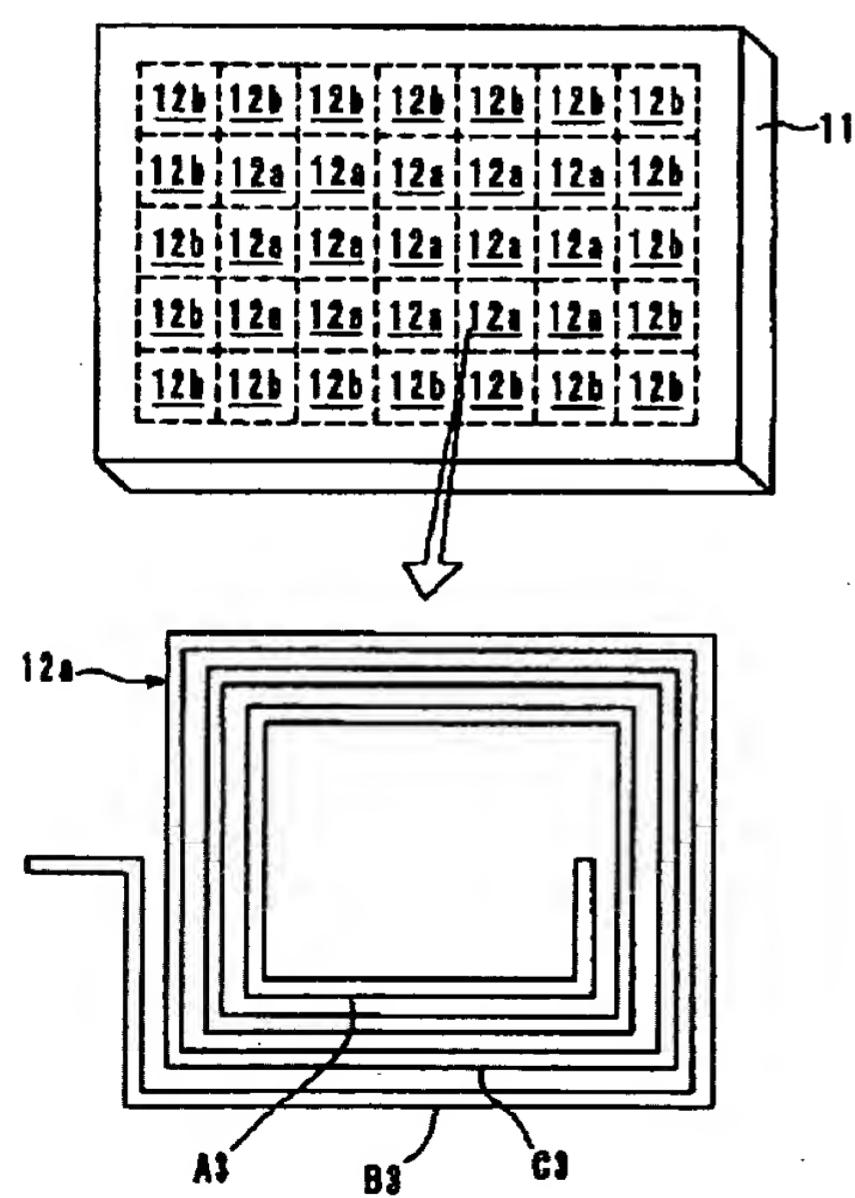
【図4】



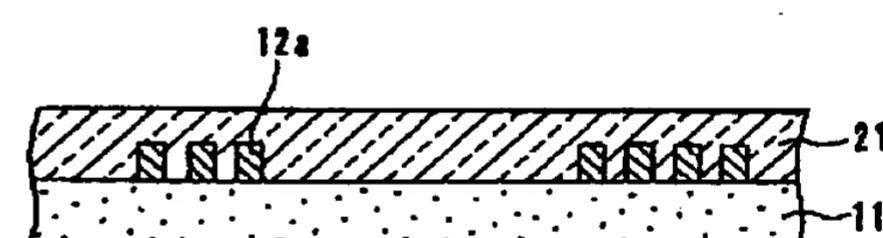
【図5】



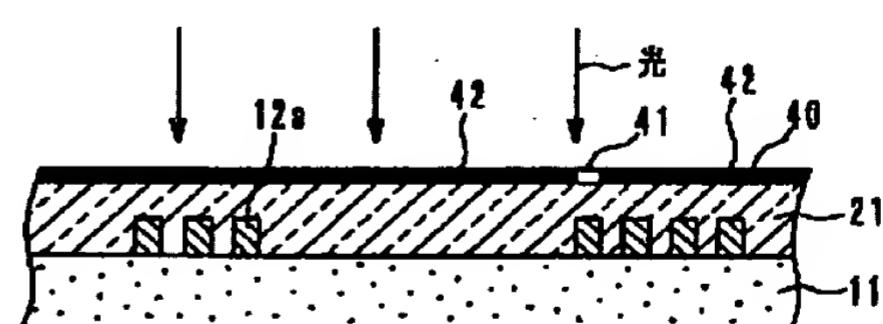
【図6】



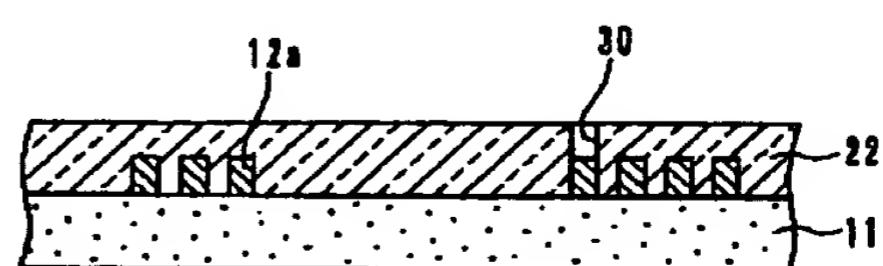
【図7】



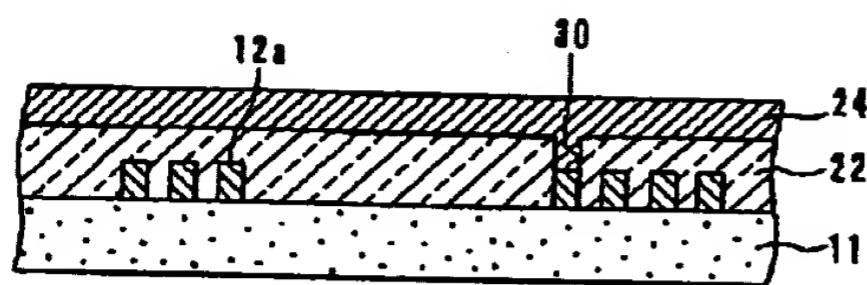
【図8】



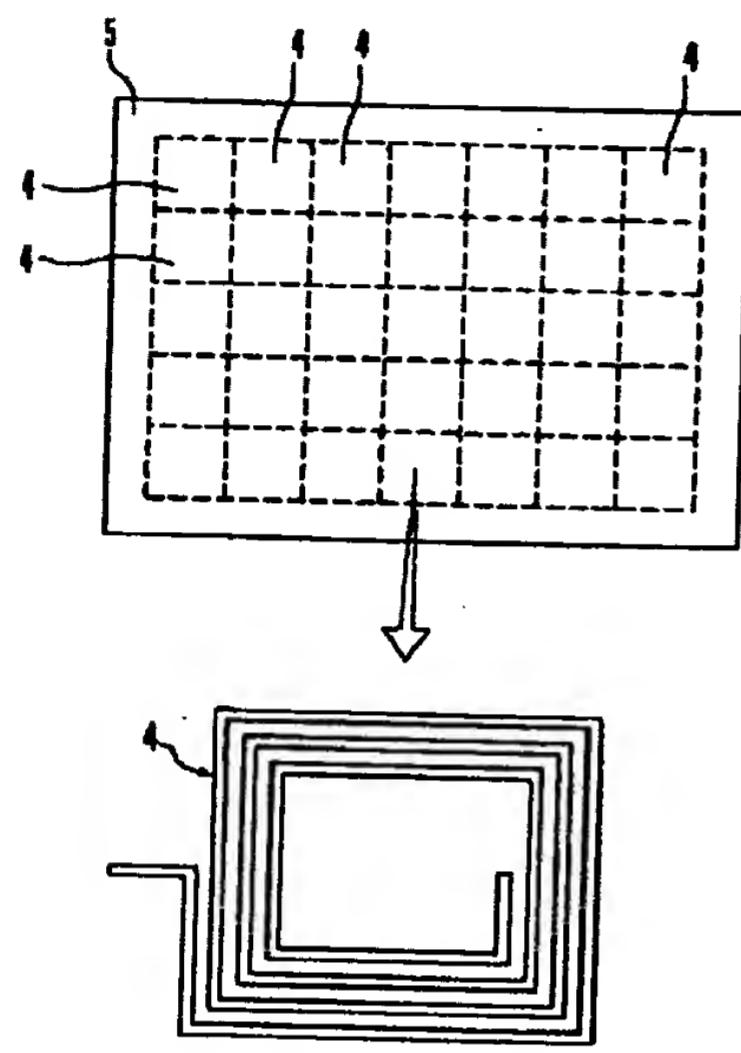
【図9】



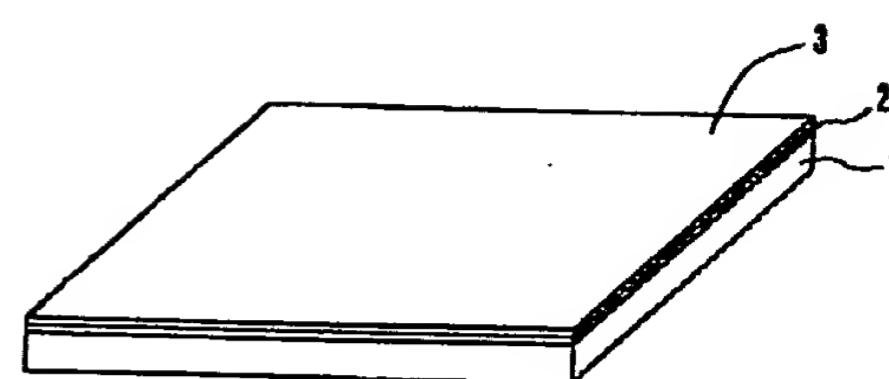
【図10】



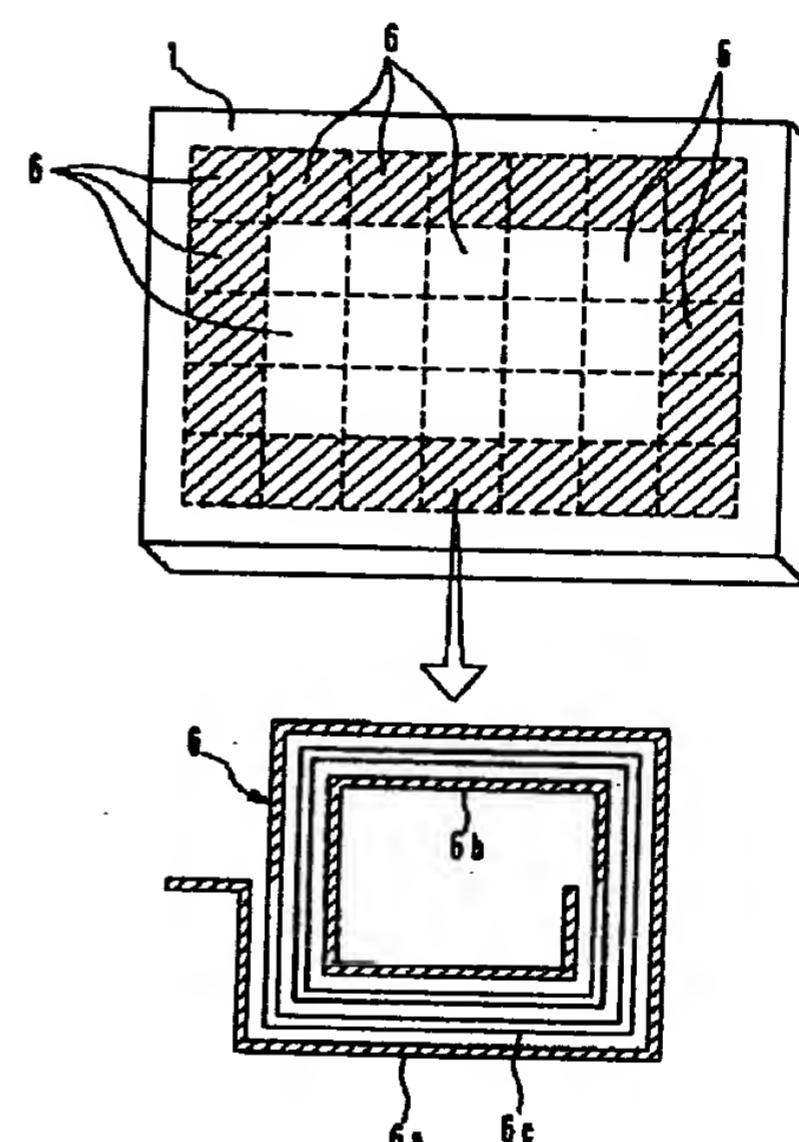
【図12】



【図11】



【図13】



フロントページの続き

(72)発明者 川口 正彦

京都府長岡市天神二丁目26番10号 株式
会社村田製作所内

(72)発明者 飯田 直樹

京都府長岡市天神二丁目26番10号 株式
会社村田製作所内

F ターム(参考) 5E062 DD01 DD10

5E070 AA01 AB01 AB04 BA11 CB08
CB12 CB18 CB20 CC10 DA15
EA01